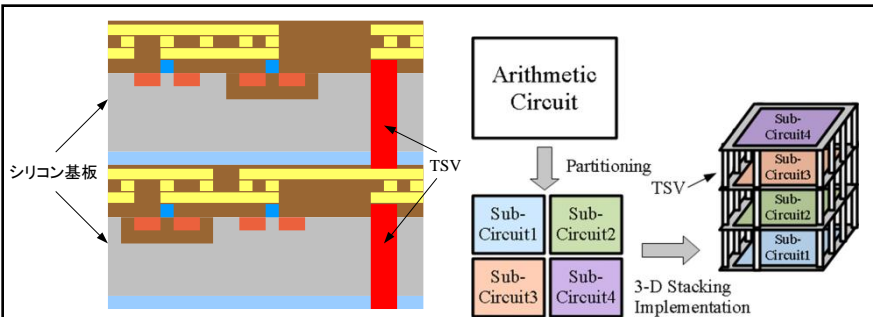


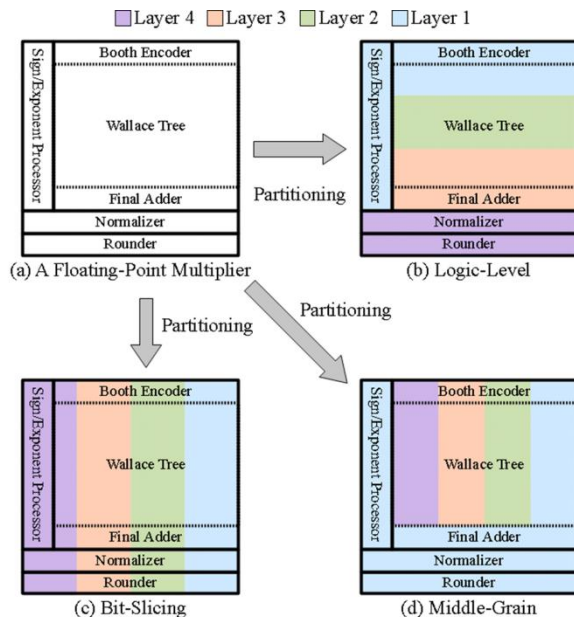
# 低消費電力・高性能コンピュータアーキテクチャ

キーワード[コンピュータアーキテクチャ, 三次元積層LSI]

助教 多田 十兵衛



TSVを用いた集積回路の三次元積層 演算器の3次元実装



三次元積層型浮動小数点乗算器の設計手法の検討

内容:

近年、プロセッサの消費電力の増大が問題となっています。一方、計算機の性能に対する要求は依然として大きいため、低電力かつ高性能なコンピュータアーキテクチャの開発が求められています。

三次元積層技術は、TSV(Through-Silicon-Via)と呼ばれる垂直配線を用いて、複数のシリコン基板を積層することを可能にする技術です。この技術により、集積回路の集積度の向上、メモリウォール問題の打破、異種混合集積の実現などが期待されています。

本研究室では、三次元積層技術を演算器やキャッシュメモリといったプロセッサの構成要素に適用し、高性能かつ低消費電力なプロセッサを実現することを目指しています。

分野: 情報科学

(計算機アーキテクチャ)

専門: 三次元積層、演算器、キャッシュメモリ

E-mail : jubee@yz.yamagata-u.ac.jp

Tel : 0238-26-3576

